

8080命令説明書

〒463 0067 名古屋市守山区守山2 - 8 - 14
パレス守山305
有限会社中日電工
052 791 6254 Fax052 791 1391
E mail thisida@alles.or.jp

目次

[1] レジスタについて	3
[2] 8ビット転送命令	3
1. MOV r1,r2	3
2. MOV r,M	4
3. MOV M,r	4
4. MVI r,B2	4
5. MVI M,B2	4
6. LDAX B	4
7. LDAX D	4
8. LDA B3B2	4
9. STAX B	4
10. STAX D	4
11. STA B3B2	4
[3] 16ビット転送命令	4
12. LXI B,B3B2	4
13. LXI D,B3B2	4
14. LXI H,B3B2	4
15. LXI SP,B3B2	5
16. LHLD B3B25	5
17. SHLD B3B2	5
18. SPHL	5
19. PUSH B	5
20. PUSH D	5
21. PUSH H	5
22. PUSH PSW	5
23. POP B	5
24. POP D	5
25. POP H	5
26. POP PSW	5
[4] 交換命令	5
27. XCHG	5
28. XTHL	5
[8080のフラグ]	5
[5] 8ビット算術・論理演算命令	6
29. ADD r	6
30. ADI B2	6
31. ADD M	6
32. ADC r	6
33. ACI B2	6
34. ADC M	6
35. SUB r	6
36. SUI B2	7
37. SUB M	7
38. SBB r	7
39. SBI B2	7
40. SBB M	7
41. ANA r	7

42.	ANI B2	7
43.	ANA M	7
44.	ORA r	7
45.	ORI B2	7
46.	ORA M	8
47.	XRA r	8
48.	XRI B2	8
49.	XRA M	8
50.	CMP r	8
51.	CPI B2	8
52.	CMP M	8
53.	INR r	8
54.	INR M	8
55.	DCR r	8
56.	DCR M	9
[6]	その他の算術演算、CPU制御命令	9
57.	DAA	9
58.	CMA	9
59.	CMC	9
60.	STC	9
61.	NOP	9
62.	HLT	9
63.	DI	9
64.	EI	9
[7]	16ビット算術演算命令	9
65.	DAD B	9
66.	DAD D	9
67.	DAD H	9
68.	DAD SP	10
69.	INX B	10
70.	INX D	10
71.	INX H	10
72.	INX SP	10
73.	DCX B	10
74.	DCX D	10
75.	DCX H	10
76.	DCX SP	10
[8]	回転、シフト命令	10
77.	RLC	10
78.	RAL	10
79.	RRC	10
80.	RAR	10
[9]	ジャンプ命令	11
81.	JMP B3B2	11
82.	JNZ B3B2	11
83.	JZ B3B2	11
84.	JNC B3B2	11
85.	JC B3B2	11
86.	JPO B3B2	11
87.	JPE B3B2	11
88.	JP B3B2	11
89.	JM B3B2	11
90.	PCHL	11
[10]	コール、リターン命令	11
91.	CALL B3B2	11
92.	CNZ B3B2	11
93.	CZ B3B2	12
94.	CNC B3B2	12

95.	CC B3B2	12
96.	CPO B3B2	12
97.	CPE B3B2	12
98.	CP B3B2	12
99.	CM B3B2	12
100.	RET	12
101.	RNZ	12
102.	RZ	12
103.	RNC	12
104.	RC	12
105.	RPO	12
106.	RPE	12
107.	RP	12
108.	RET M	12
109.	RST n(n = 0 ~ 7)	13
[11]	入出力命令	13
110.	IN B2	13
111.	OUT B2	13

2009.9.18 Rev. 1.0(2e)

2009.10.16 Rev. 1.1(2g)

[1] レジスタについて

8080には8ビットレジスタB、C、D、E、H、L、A、Fと16ビットレジスタSP、PCがあります。

Aレジスタは、レジスタを必要とする全ての命令で使われます。ADD、SUBなどの加減算命令やORA、ANAなどの論理演算命令は、2つのレジスタ間で演算を行いますが、演算の結果を格納するレジスタはAレジスタに限られます。

F(フラグ)レジスタはS、Z、H、P、Cの各フラグをビット情報として格納しているレジスタですが、PUSH PSW、POP PSW命令でAレジスタとともにスタックへの格納、取出しが出来るほかは演算などの命令の対象にすることはできません。

RALなどのローテイト命令や、I/O制御命令IN、OUTでは、Aレジスタのみが使われます。

8ビットのレジスタBとC、DとE、HとLはそれぞれ結合して16ビットのレジスタBC、DE、HLとして使うこともできます。

16ビットのレジスタHLはメモリアドレスを示す間接アドレッシングレジスタとしても使われます。

8080ニーモニックでメモリを示すMは、HLレジスタで示すメモリアドレスの意味で使われます。

BC、DEレジスタも限られた命令(STAX、LDAX)においてのみHLと同じように間接アドレッシングでメモリアドレスを示すために使われます。

[2] 8ビット転送命令(この命令群はフラグに影響を与えません)

以下の説明中、クロックというのはその命令を実行するのに必要なマシクロック数のことです。

MYCPU80のCPUクロックは2MHzですから1クロックは1/2μS(0.5μS)になります。

したがってたとえばクロック = 6の命令の実行時間は0.5 × 6 = 3.0μSになります。

MYCPU80は8080の全ての命令を、同じように実行しますが、回路の違いにより、その命令を実行するのに必要なクロック数は8080とは異なっています。参考までに8080のクロック数を、MYCPU80のクロック数のうしろに()で示しました。

1. MOV r1,r2 コード (表1) クロック6(5)

r1、r2はB、C、D、E、H、L、Aを表します。r2の内容をr1に転送します。r2の内容は変化しません。

(表1)

		r2						
		B	C	D	E	H	L	A
r1	B	40	41	42	43	44	45	47
	C	48	49	4A	4B	4C	4D	4F
	D	50	51	52	53	54	55	57
	E	58	59	5A	5B	5C	5D	5F
	H	60	61	62	63	64	65	67
	L	68	69	6A	6B	6C	6D	6F
	A	78	79	7A	7B	7C	7D	7F

(表2)

r	
B	46
C	4E
D	56
E	5E
H	66
L	6E
A	7E

(表3)

r	
B	70
C	71
D	72
E	73
H	74
L	75
A	77

2. MOV r, M コード (表2) クロック6(7)
MはHLレジスタで示されるメモリを表します。Mの内容をrに転送します。Mの内容は変化しません。
3. MOV M, r コード (表3) クロック6(7)
rの内容をMに転送します。rの内容は変化しません。
4. MVI r, B2 コード (表4) クロック6(7)
B2はこの命令コードの次のアドレスに書かれたデータを示します。8ビットデータB2をrに転送します。

(表4)

r	
B	06XX
C	0EXX
D	16XX
E	1EXX
H	26XX
L	2EXX
A	3EXX

5. MVI M, B2 コード 36xx クロック8(10)
B2をMに転送します(x xは任意の8ビットデータを表します)。
6. LDAX B コード 0A クロック10(7)
BCレジスタで示されるメモリの内容をAに転送します。メモリの内容は変化しません。
7. LDAX D コード 1A クロック10(7)
DEレジスタで示されるメモリの内容をAに転送します。メモリの内容は変化しません。
8. LDA B3B2 コード 3Axxx クロック10(13)
命令コード3Aに続く2バイトデータで示されるメモリの内容をAに転送します。メモリの内容は変化しません。
この命令のように2バイトのデータを扱う場合には先に来るほうが下位アドレスであとに上位アドレスがきます。たとえば1234番地の内容を転送する場合のコードは3A3412になります。
9. STAX B コード 02 クロック10(7)
Aの内容をBCレジスタで示されるメモリに転送します。Aの内容は変化しません。
10. STAX D コード 12 クロック10(7)
Aの内容をDEレジスタで示されるメモリに転送します。Aの内容は変化しません。
11. STA B3B2 コード 32xxx クロック10(13)
Aの内容をB2B3で示されるメモリに転送します。Aの内容は変化しません。
B2B3については 8.LDA B3B2 の説明を参照してください。

[3] 16ビット転送命令(この命令群もフラグに影響を与えません)

12. LXI B, B3B2 コード 01xxx クロック8(10)
16ビットのデータB2B3をペアレジスタBCに転送します。
B2B3については 8.LDA B3B2 の説明を参照してください。
13. LXI D, B3B2 コード 11xxx クロック8(10)
16ビットのデータB2B3をペアレジスタDEに転送します。
B2B3については 8.LDA B3B2 の説明を参照してください。
14. LXI H, B3B2 コード 21xxx クロック8(10)
16ビットのデータB2B3をペアレジスタHLに転送します。
B2B3については 8.LDA B3B2 の説明を参照してください。

15. LXI SP, B3B2 コード 31×××× クロック8(10)
16ビットのデータB2B3をSP(スタックポインタ)に転送します。
B2B3については 8.LDA B3B2 の説明を参照してください。
16. LHLD B3B2 コード 2A×××× クロック20(16)
B2B3で示されるメモリの内容をLに、B2B3+1番地のメモリの内容をHに転送します。
B2B3については 8.LDA B3B2 の説明を参照してください。
17. SHLD B3B2 コード 22×××× クロック20(16)
Lの内容をB2B3で示されるメモリへ、Hの内容をB2B3+1番地のメモリへ転送します。
B2B3については 8.LDA B3B2 の説明を参照してください。
18. SPHL コード F9 クロック8(5)
HLの内容をSPに転送します。
19. PUSH B コード C5 クロック8(11)
ペアレジスタBCの内容をSPで示されるプッシュダウンスタックへ転送します。(SP-1) B, (SP-2) C
20. PUSH D コード D5 クロック8(11)
DEの内容をスタックに転送します。(SP-1) D, (SP-2) E
21. PUSH H コード E5 クロック8(11)
HLの内容をスタックに転送します。(SP-1) H, (SP-2) L
22. PUSH PSW コード F5 クロック8(11)
アキュムレータAとフラグレジスタFの内容をスタックに転送します。(SP-1) A, (SP-2) F
23. POP B コード C1 クロック8(10)
スタックのトップにあるデータがBCに転送されます。C (SP)、B (SP+1)
24. POP D コード D1 クロック8(10)
スタックのトップにあるデータがDEに転送されます。E (SP)、D (SP+1)
25. POP H コード E1 クロック8(10)
スタックのトップにあるデータがHLに転送されます。L (SP)、H (SP+1)
26. POP PSW コード F1 クロック8(10)
スタックのトップにあるデータがA及びFに転送されます。F (SP)、A (SP+1)

[4] 交換命令(この命令群もフラグに影響を与えません)

27. XCHG コード EB クロック16(4)
ペアレジスタDEとHLの内容を交換します。
28. XTHL コード E3 クロック16(18)
スタックのトップにあるデータ(2バイト)とペアレジスタHLの内容を交換します。
Lと(SP)、Hと(SP+1)の内容を交換します。

以上の命令はフラグに影響を与えませんが、以下の命令の多くはフラグに影響を与えます。

[8080のフラグ]

- | | | |
|---|---------|--|
| C | キャリーフラグ | 計算の結果、上位桁へのキャリー(ボロー)が発生したときにセットされる。ローテイト命令でもセット、リセットされる。 |
| Z | ゼロフラグ | 計算結果がゼロのときセット。 |
| P | パリティフラグ | 1バイト内の1になっているビット数が偶数でセット、奇数でリセットされる。 |
| S | サインフラグ | 計算結果がマイナスのときセット、(8ビット目が1の数がマイナスになる。FF~80がマイナス、00~7Fがプラス) |

H ハーフキャリーフラグ (CY4)

算術演算のビット3とビット4との間のキャリー、ボローの有無によってSET、RESETされる。

フラグレジスタFにおける各フラグの位置

ビット位置	7	6	5	4	3	2	1	0
フラグ	S	Z	x	H	x	P	x	C

xは使用されない

なお、以下の説明では影響を受けるフラグのみ表記します。書いてないフラグは影響を受けないことを意味します。

[5] 8ビット算術・論理演算命令

このグループの命令はINC、DCR命令を除いてすべてアキュムレータ(Aレジスタ)との間で演算されます。また、すべてフラグに影響を与えます。

29. ADD r コード (表9) クロック10(4)

(フラグについて)

計算の結果、上位桁へのキャリーが発生したときC = 1、発生しないときはC = 0になります。

計算の結果、ビット3からビット4へのキャリーが発生したときH = 1、発生しないときはH = 0になります。

結果がゼロのときZ = 1、ゼロではないときはZ = 0になります。

結果が負数のとき(80 ~ FFのとき)S = 1、正数のときはS = 0になります。

8080ではP(パリティフラグ)も結果によってセット、リセットされますが、MYCPU80では、Pフラグは変化しません。

30. ADI B2 コード C6xx クロック10(7)

AとB2とを加算し、結果をAに入れます。フラグについては29. ADD A,rと同じです。

(表9)

r	
B	80
C	81
D	82
E	83
H	84
L	85
A	87

(表10)

r	
B	88
C	89
D	8A
E	8B
H	8C
L	8D
A	8F

31. ADD M コード 86 クロック10(7)

AとHLで示されるメモリの内容とを加算し、結果をAに入れます。フラグについては29. ADD A,rと同じです。

32. ADC r コード (表10) クロック10(4)

AとレジスタrとさらにキャリーフラグCとを加算し結果をAに入れます。フラグについては29. ADD A,rと同じです。

33. ACI B2 コード CExx クロック10(7)

AとB2とキャリーCとを加算し、Aに入れます。フラグについては29. ADD A,rと同じです。

34. ADC M コード 8E クロック10(7)

AとHLで示されるメモリの内容とキャリーCとを加算し、Aに入れます。フラグについては29. ADD A,rと同じです。

35. SUB r コード (表11) クロック10(4)

Aからrを引いて結果をAに入れます。

(フラグについて)

計算の結果、上位桁へのボローが発生したときC = 1、発生しないときはC = 0になります。

計算の結果、ビット3からビット4へのボローが発生したときH = 1、発生しないときはH = 0になります。

結果がゼロのときZ = 1、ゼロではないときはZ = 0になります。

結果が負数のとき(80~FFのとき)S = 1、正数のときはS = 0になります。

8080ではP(パリティフラグ)も結果によってセット、リセットされますが、MYCPU80では、Pフラグは変化しません。

(表11)

r	
B	90
C	91
D	92
E	93
H	94
L	95
A	97

(表12)

r	
B	98
C	99
D	9A
E	9B
H	9C
L	9D
A	9F

36. SUB B2 コード D6×× クロック10(7)
AからB2を引いて結果をAに入れます。フラグは35.SUB rと同じです。

37. SUB M コード 96 クロック10(7)
AからHLで示されるメモリの内容を引いて結果をAに入れます。フラグは35.SUB rと同じです。

38. SBB r コード (表12) クロック10(4)
Aからrを引き、さらにキャリーCを引いて結果をAに入れます。フラグは35.SUB rと同じです。

39. SBI B2 コード DE×× クロック10(7)
AからB2を引き、さらにキャリーCを引いて結果をAに入れます。フラグは35.SUB rと同じです。

40. SBB M コード 9E クロック10(7)
AからHLで示されるメモリの内容を引き、さらにキャリーCを引いて結果をAに入れます。フラグは35.SUB rと同じです。

41. ANA r コード (表13) クロック10(4)
Aとレジスタrとの論理積(AND)をとって結果をAに入れます。
(フラグについて)
結果がゼロのときZ = 1、ゼロではないときはZ = 0になります。
結果が負数のとき(80~FFのとき)S = 1、正数のときはS = 0になります。
結果のうち1のビットが偶数個あればP = 1、奇数個ならP = 0になります。
C(キャリー)フラグとH(ハーフキャリー)フラグがクリアされることに注意してください。

(表13)

r	
B	A0
C	A1
D	A2
E	A3
H	A4
L	A5
A	A7

(表14)

r	
B	B0
C	B1
D	B2
E	B3
H	B4
L	B5
A	B7

42. ANI B2 コード E6×× クロック10(7)
AとB2とのANDをとって結果をAに入れます。フラグは41.ANA rと同じです。

43. ANA M コード A6 クロック10(7)
AとHLで示されるメモリの内容とのANDをとって結果をAに入れます。フラグは41.ANA rと同じです。

44. ORA r コード (表14) クロック10(4)
Aとrとの論理和(OR)をとって結果をAに入れます。フラグは41.ANA rと同じです。

45. ORI B2 コード F6×× クロック10(7)

AとB2とのORをとって結果をAに入れます。フラグは、41.ANA rと同じです。

46. ORA M コード B6 クロック10(7)

AとHLで示されるメモリの内容とのORをとって結果をAに入れます。フラグは、41.ANA rと同じです。

47. XRA r コード (表15) クロック10(4)

Aとrとの排他的論理和(Exclusive OR)をとって結果をAに入れます。フラグは41.ANA rと同じです。

(表15)

r	
B	A8
C	A9
D	AA
E	AB
H	AC
L	AD
A	AF

(表16)

r	
B	B8
C	B9
D	BA
E	BB
H	BC
L	BD
A	BF

48. XRI B2 コード EE x x クロック10(7)

AとB2との排他的論理和をとって結果をAに入れます。フラグは41.ANA rと同じです。

49. XRA M コード AE クロック10(7)

AとHLで示されるメモリの内容との排他的論理和をとって結果をAに入れます。フラグは41.ANA rと同じです。

50. CMP r コード (表16) クロック10(4)

Aとrとを比較します。具体的にはA - rを計算しその結果をフラグによって示します。しかしSUB r命令とは異なりAの内容は変化しません。A - rでボローが生じた時C = 1、またA = rのときZ = 1、A - rがマイナスの時S = 1、A - rの結果、ビット3からビット4へのボローがあればH = 1になります。

51. CPI B2 コード FE x x クロック10(7)

AとB2とを比較します。フラグは50.CP rと同じです。

52. CMP M コード BE クロック10(7)

AとHLで示されるメモリの内容とを比較します。フラグは50.CP rと同じです。

53. INR r コード (表17) クロック8(5)

レジスタrの内容を+1します。以下のINR, DCR命令ではキャリーCのみ変化しません。注意して下さい。ビット3からビット4へのキャリーが発生したときH = 1、発生しないときはH = 0になります。

結果がゼロのときZ = 1、ゼロではないときはZ = 0になります。

結果が負数のとき(80 ~ FFのとき)S = 1、正数のときはS = 0になります。

8080ではP(パリティフラグ)も結果によってセット、リセットされますが、MYCPU80では、Pフラグは変化しません。

(表17)

r	
B	04
C	0C
D	14
E	1C
H	24
L	2C
A	3C

(表18)

r	
B	05
C	0D
D	15
E	1D
H	25
L	2D
A	3D

54. INR M コード 34 クロック8(10)

HLで示されるメモリの内容を+1します。フラグは53.INR rと同じです。

55. DCR r コード (表18) クロック8(5)

rの内容を-1します。

DCR命令ではキャリーCは変化しません。注意して下さい。
ビット3からビット4へのポローが発生したときH = 1、発生しないときはH = 0になります。
結果がゼロのときZ = 1、ゼロではないときはZ = 0になります。
結果が負数のとき(80 ~ FFのとき)S = 1、正数のときはS = 0になります。
8080ではP(パリティフラグ)も結果によってセット、リセットされますが、MYCPU80では、Pフラグは変化しません。

56. DCR M コード 35 クロック8(10)
HLで示されるメモリの内容を - 1します。フラグは55. DCR rと同じです。

[6] その他の算術演算、CPU制御命令

57. DAA コード 27 クロック10(4)
加算後のAレジスタの内容をBCD表示2桁に直します。動作はかなり複雑ですが、8ビットの数をBCD2桁とみなして加減算した後この命令を行うことによって、結果もBCD2桁で得られるものです。したがって、加算を行う前の数値がBCD表現で誤っている場合(例えばABとか7D)はDAA命令によっても正しい結果は得られません。Z80は減算後のDAAにも対応していますが、8080は加算のみで減算には対応していません。加算にはADD、ADCのほかINC命令も含まれます。結果が0のときZ = 1、マイナスの時S = 1、また、結果のビットが1であるものが偶数個あるときP = 1、またさらに上位桁へのキャリー、ポローが出た場合はC = 1になります。

58. CMA コード 2F クロック10(4)
Aの内容の1、0を反転します(各ビット毎 1 0、0 1にする)。フラグは変化しません。

59. CMC コード 3F クロック6(4)
キャリーフラグCを反転します。他のフラグは変化しません。

60. STC コード 37 クロック6(4)
キャリーフラグCをセットします。他のフラグは変化しません。

61. NOP コード 00 クロック4(4)
何も実行しないで次の命令に進みます(No Operation)。

62. HLT コード 76 クロック4(7)
割込かりセットがかかるまでCPUの実行を停止します。

63. DI コード F3 クロック6(4)

割込を禁止します。DI命令の実行後はINT信号が入力されても新たな割込は発生しません。
リセット後は割込禁止状態になります。

64. EI コード FB クロック6(4)

EI命令が実行されると、その次の命令の実行後から割込が受け付け可能状態になります。
EI命令の実行後ではなく、その次の命令の実行後から、割込みの受け付けが可能になるようにしている理由は、割込み処理プログラムの最後は通常RET命令で終わっているために、もしEI命令の実行後に割込みの受け付けが可能になっていると、割込み処理が終わってメインプログラムに戻るためのRET命令が実行される前に次の割込みが受け付けられてしまい、二重に割込みが実行されてしまう可能性が出てくることを避けるためです。

[7] 16ビット算術演算命令

65. DAD B コード 09 クロック16(10)
HLの内容とBCの内容を加算し、結果をHLに入れます。ビット17からのキャリーがあればC = 1になります。ビット11からのキャリーがあればH = 1になります。

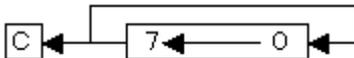
66. DAD D コード 19 クロック16(10)
HLとDEとを加算し、結果をHLに入れます。フラグについては120. DAD Bと同じです。

67. DAD H コード 29 クロック16(10)
HLの内容を2倍にします。フラグは120. DAD Bと同じです。

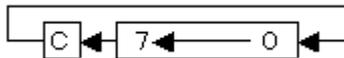
68. DAD SP コード 39 クロック16(10)
HLとSPとを加算し、結果をHLに入れます。フラグは120.DAD Bと同じです。
69. INX B コード 03 クロック12または8(5)
BCの内容を+1します。フラグは変化しません。
下位レジスタから上位レジスタへのキャリーがあるときは12クロック、ないときは8クロックです。
70. INX D コード 13 クロック12または8(5)
DEの内容を+1します。フラグは変化しません。
下位レジスタから上位レジスタへのキャリーがあるときは12クロック、ないときは8クロックです。
71. INX H コード 23 クロック12または8(5)
HLの内容を+1します。フラグは変化しません。
下位レジスタから上位レジスタへのキャリーがあるときは12クロック、ないときは8クロックです。
72. INX SP コード 33 クロック12または8(5)
SPの内容を+1します。フラグは変化しません。
下位レジスタから上位レジスタへのキャリーがあるときは12クロック、ないときは8クロックです。
73. DCX B コード 0B クロック12または8(5)
BCの内容を-1します。フラグは変化しません。
下位レジスタから上位レジスタへのボローがあるときは12クロック、ないときは8クロックです。
74. DCX D コード 1B クロック12または8(5)
DEの内容を-1します。フラグは変化しません。
下位レジスタから上位レジスタへのボローがあるときは12クロック、ないときは8クロックです。
75. DCX H コード 2B クロック12または8(5)
HLの内容を-1します。フラグは変化しません。
下位レジスタから上位レジスタへのボローがあるときは12クロック、ないときは8クロックです。
76. DCX SP コード 3B クロック12または8(5)
SPの内容を-1します。フラグは変化しません。
下位レジスタから上位レジスタへのボローがあるときは12クロック、ないときは8クロックです。

[8] 回転、シフト命令

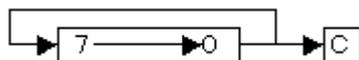
77. RLC コード 07 クロック10(4)
Aレジスタの内容を1ビット左にシフトし、ビット7のデータをビット0に入れると共にキャリーCにも入れます。C以外のフラグは変化しません。



78. RAL コード 17 クロック10(4)
キャリーを含め9ビットのデータを左に1ビット回転させます。C以外のフラグは変化しません。

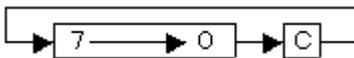


79. RRC コード 0F クロック10(4)
Aの内容を右に1ビットシフトさせると共にビット0のデータをキャリーCにも入れます。C以外のフラグは変化しません。



80. RAR コード 1F クロック10(4)

キャリーを含め9ビットのデータを1ビット右に回転させます。C以外のフラグは変化しません。



[9] ジャンプ命令 このグループの命令は、フラグに影響を与えません。

81. JMP B3B2 コード C3xxxx クロック12(10)

16ビットのデータB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

82. JNZ B3B2 コード C2xxxx クロック 12(Z=0)または8(Z=1) (10)

ZフラグがセットされていなければB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

83. JZ B3B2 コード CAxxxx クロック 12(Z=1)または8(Z=0) (10)

ZフラグがセットされていたらB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

84. JNC B3B2 コード D2xxxx クロック 12(C=0)または8(C=1) (10)

CフラグがセットされていなければB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

85. JC B3B2 コード DAxxxx クロック 12(C=1)または8(C=0) (10)

CフラグがセットされていたらB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

86. JPO B3B2 コード E2xxxx クロック 12(P=0)または8(P=1) (10)

PフラグがセットされていなければB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

87. JPE B3B2 コード EAxxxx クロック 12(P=1)または8(P=0) (10)

PフラグがセットされていたらB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

88. JP B3B2 コード F2xxxx クロック 12(S=0)または8(S=1) (10)

SフラグがセットされていなければB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

89. JM B3B2 コード FAxxxx クロック 12(S=1)または8(S=0) (10)

SフラグがセットされていたらB2B3で示されるアドレスにジャンプします。

B2B3については 8.LDA B3B2 の説明を参照してください。

90. PCHL コード E9 クロック8(5)

ペアレジスタHLの内容をプログラムカウンタPCにロードします。つまりHLで示されるアドレスへジャンプします。

[10] コール、リターン命令 このグループの命令はフラグに影響を与えません。

91. CALL B3B2 コード CDxxxx クロック18(17)

B2B3で示されるアドレスからはじまるサブルーチンをコールします。

B2B3については 8.LDA B3B2 の説明を参照してください。

なおこのとき、このCALL命令の次の命令のアドレスをスタックに退避します。この結果SPは2減じられます。サブルーチンの最後にリターン命令を使うとスタックに退避されていたアドレスをPCに入れコール命令の次の命令のアドレスへ戻ります。

92. CNZ B3B2 コード C4xxxx クロック 18(Z=0)または8(Z=1) (17(Z=0)または10(Z=1))

ZフラグがセットされていなければB2B3で示されるアドレスからはじまるサブルーチンをコールします。

B2B3については 8.LDA B3B2 の説明を参照してください。

93. CZ B3B2 コード CCxxxx クロック 18(Z=1)または8(Z=0) (17(Z=1)または10(Z=0))
ZフラグがセットされていたらB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

94. CNC B3B2 コード D4xxxx クロック 18(C=0)または8(C=1) (17(C=0)または10(C=1))
CフラグがセットされていなければB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

95. CC B3B2 コード DCxxxx クロック 18(C=1)または8(C=0) (17(C=1)または10(C=0))
CフラグがセットされていたらB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

96. CPO B3B2 コード E4xxxx クロック 18(P=0)または8(P=1) (17(P=0)または10(P=1))
PフラグがセットされていなければB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

97. CPE B3B2 コード ECxxxx クロック 18(P=1)または8(P=0) (17(P=1)または10(P=0))
PフラグがセットされていたらB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

98. CP B3B2 コード F4xxxx クロック 18(S=0)または8(S=1) (17(S=0)または10(S=1))
SフラグがセットされていなければB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

99. CM B3B2 コード FCxxxx クロック 18(S=1)または8(S=0) (17(S=0)または10(S=1))
SフラグがセットされていたらB2B3で示されるアドレスからはじまるサブルーチンをコールします。
B2B3については 8.LDA B3B2 の説明を参照してください。

100. RET コード C9 クロック8(10)
スタックのトップに退避されていたアドレスデータをPCに入れ、そのアドレスにリターンします。この結果SPは+2されます。

101. RNZ コード C0 クロック 8(Z=0)または4(Z=1) (11(Z=0)または5(Z=1))
Zフラグがセットされていなければリターンします。

102. RZ コード C8 クロック 8(Z=1)または4(Z=0) (11(Z=1)または5(Z=0))
Zフラグがセットされていたらリターンします。

103. RNC コード D0 クロック 8(C=0)または4(C=1) (11(C=0)または5(C=1))
Cフラグがセットされていなければリターンします。

104. RC コード D8 クロック 8(C=1)または4(C=0) (11(C=1)または5(C=0))
Cフラグがセットされていたらリターンします。

105. RPO コード E0 クロック 8(P=0)または4(P=1) (11(P=0)または5(P=1))
Pフラグがセットされていなければリターンします。

106. RPE コード E8 クロック 8(P=1)または4(P=0) (11(P=1)または5(P=0))
Pフラグがセットされていたらリターンします。

107. RP コード F0 クロック 8(S=0)または4(S=1) (11(S=0)または5(S=1))
Sフラグがセットされていなければリターンします。

108. RET M コード F8 クロック 8(S=1)または4(S=0) (11(S=1)または5(S=0))
Sフラグがセットされていたらリターンします。

109. RST n(n=0~7) コード(下表) クロック12(11)

1バイトで実行できるコール命令です。ただしコールできるアドレスは下表の8種に固定されています。

例えば、RST 3(コードDF)は、CALL \$0018(コードCD1800)と同じ動作になります。

ニーモニック	コード	アドレス
RST 0	C7	0000
RST 1	CF	0008
RST 2	D7	0010
RST 3	DF	0018
RST 4	E7	0020
RST 5	EF	0028
RST 6	F7	0030
RST 7	FF	0038

[11] 入出力命令

110. IN B2 コード DBxx クロック8(10)

B2で指定されるアドレスのI/OデバイスからデータをアキュムレータAに入力します。フラグは変化しません。

111. OUT B2 コード D3xx クロック8(10)

B2で指定されるアドレスのI/OデバイスにAレジスタのデータを出力します。フラグは変化しません。